

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 03082012 A

(43) Date of publication of application: 08.04.1991

(51) Int. Cl. H01L 21/027
G03F 7/20(21) Application number: 01218978
(22) Date of filing: 24.08.1989(71) Applicant: NEC CORP
(72) Inventor: KOMATSU ATSUSHI

(54) CONTROL METHOD OF LINE WIDTH OF RESIST PATTERN

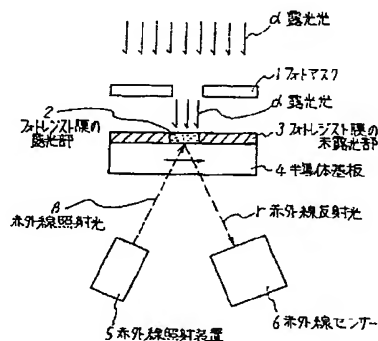
(57) Abstract:

PURPOSE: To control line width at a real time during the transfer of a resist pattern by scanning-irradiating the pattern-line width measuring section of a photo-resist film with infrared rays at the same time as exposure, calculating pattern line width by a monitor signal obtained by the reflected light of infrared rays and feeding back the pattern line width to an exposure time.

CONSTITUTION: When a resist pattern is transferred to a photo-resist film on a semiconductor substrate 4, the pattern-line width measuring section of the photo-resist film is scanning-irradiated with infrared rays β at the same time as exposure, pattern line width is computed by a monitor signal acquired by the reflected light γ of infrared rays, and a computed signal is fed back to an exposure time. The photo-resist film is exposed by exposure light α through a photo-mask 1. The reflection intensity of infrared rays is changed in response to the exposure time in the exposure section 2 of the

photo-resist film. The line-width measuring section of the resist pattern is scanned by infrared-ray irradiating light β from the lower direction of the semiconductor substrate 4 at the same time as exposure to the change of the Infrared-ray reflection intensity of the exposure section 2, and the infrared-ray irradiating light γ of the infrared-ray irradiating light β is monitored by an infrared sensor 6.

COPYRIGHT: (C)1991,JPO&Japio



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-82081

⑤ Int.Cl.³

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)4月8日

H 01 L 29/784

9056-5F

H 01 L 29/78

3 1 1 N

審査請求 未請求 請求項の数 4 (全7頁)

⑭ 発明の名称 薄膜トランジスタ及びその製造方法

⑮ 特 願 平1-218132

⑯ 出 願 平1(1989)8月24日

⑰ 発 明 者 小 松 博 志 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑲ 代 理 人 弁理士 鈴木 喜三郎 外1名

明 細 書

1. 発明の名称

薄膜トランジスタ及びその製造方法

2. 特許請求の範囲

(1) 透明基板上的薄膜構造において少なくともチャネル部を多結晶シリコンとする薄膜トランジスタであって、

該透明基板上的うち該チャネル部直下の領域に上下パッシベーション膜で挟まれた所定波長領域の選択光吸収性に富む高融点材質の光吸収膜を有することを特徴とする薄膜トランジスタ。

(2) 前記光吸収膜がバックゲート電極としての導電性材質で形成されていることを特徴とする請求項第1項に記載の薄膜トランジスタ。

(3) 前記下パッシベーション膜上で前記光吸収膜に離間しており、これと同材質を以て形成されたソース配線又はドレイン配線を有することを特徴とする請求項第1項又は第2項に記載の薄膜トランジスタ。

(4) 透明基板上的薄膜構造において少なくともチャネル部を多結晶シリコンとする薄膜トランジスタの製造方法であって、

該透明基板上下にパッシベーション膜を被覆する工程と、

この膜上の該チャネル部形成予定領域に所定波長領域の選択光吸収性に富む高融点材質を以て少なくとも光吸収膜を形成する工程と、

この光吸収膜を上パッシベーション膜で覆う工程と、

次に、該光吸収膜上に多結晶シリコンを用いた所要のチャネル部を形成する工程と、

しかる後、上記所定波長領域に適合する光源を以てランプアニールを施す工程と、を有することを特徴とする薄膜トランジスタの製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、チャネル部をシリコンとする薄膜トランジスタ(TFT)及びその製造方法に関し、特に安価なガラス基板が使用可能な薄膜トランジ

スタ構造及びその低温プロセスの採用に有益なチャネル部の固相成長化技術に関する。

〔従来の技術〕

従来、例えば低温プロセス等に適用されるスタガー構造を備えた多結晶シリコン薄膜トランジスタの構造は、第5図に示すように、安価なハードガラス基板1が用いられ、これに全面被覆したパッシベーション膜2上に相離間して形成されたリン・ドーブのソース膜3及びドレイン膜4と、そのソース膜3とドレイン膜4との間に重なり余裕をもったアンドープの多結晶シリコン膜たるチャネル膜5と、チャネル膜5上にMOS(MIS)部を構成すべきゲート絶縁膜たる薄いシリコン酸化膜6及びN型高濃度の多結晶シリコンのゲート電極7と、ゲート電極7等を覆う層間絶縁膜としてのシリコン酸化膜8と、ソース膜3及びドレイン膜4にコンタクトホールを介して導電接触するアルミニウムのソース電極9及び透明電極(ITO)としての画素電極(ドレイン電極)10と、を備えるものである。

ものであるが、基板材料として低転位温度の安価なハードガラス基板1を用いるので、基板1自体が軟化しやすく、炉出し後の基板には歪み、伸縮などの変形が生じてしまう。このため、固相成長工程以降の微細加工がはなはだ困難となり、到底実用に供し得ない。換言すれば低温プロセスにおいて安価なハードガラス基板1を用いた場合、チャネル膜5の固相成長化により多結晶シリコンの粒径を拡大して改質できるものの、それにはハードガラス基板1の変形が常に伴う。

② 形状変形による微細加工の困難さに加えて、固相成長中におけるハードガラス基板1の軟化によって、ハードガラス基板1中からパッシベーション膜2を介して不純物がチャネル膜5に侵入するため、固相成長によって粒径は大きくなるものの、この不純物侵入が却ってトランジスタ特性の劣化を招く。

そこで、本発明の課題は、基板自体に対してはそれが軟化しない程度に低温維持できると共に、チャネル膜に対してはその多結晶シリコンが最適

かかる構造の薄膜トランジスタ(TFT)におけるチャネル膜5を得るまでのプロセスは、まず第6図(A)に示す如く、ハードガラス基板1上にシリコン酸化膜のパッシベーション膜2を全面被覆し、その上に低圧CVD法あるいはイオン打込み法などによりリン・ドーブの多結晶シリコン膜を被覆してから、バターンニングによりソース膜3及びドレイン膜4を形成する。次に、第6図(B)に示すように、ソース膜3及びドレイン膜4上に多結晶シリコン膜を全面被覆し、これをバターンニングしてアンドープのチャネル膜5を形成した後、トランジスタのオン電流容量を大とすべく、加熱炉内で基板全体を加熱し、チャネル膜5の多結晶シリコンを再結晶(固相成長)化させグレインサイズの大きな多結晶シリコンを形成する。

〔発明が解決しようとする課題〕

しかしながら、上記固相成長工程にあっては次の問題点がある。

① 固相成長工程は、適宜の粒径を得るため、基板全体を600℃前後の高温で数十時間加熱する

に固相成長するように加熱すべく、膜構造の改良及び短時間間接局部加熱法を採用することにより、安価な基板の使用が可能で、チャネル膜のグレインサイズが大きくトランジスタ特性の向上した薄膜トランジスタ及びその製造方法を提供することにある。

〔課題を解決するための手段〕

上記課題を解決するために、本発明の講じた手段は、通常の低温プロセス又は高温プロセスにおいても適用される膜構造の如く、透明基板上に少なくともチャネル部(チャネル膜)を多結晶シリコンとする薄膜トランジスタ構造において、透明基板上にパッシベーション膜を介してチャネル部を直接形成したものでなく、チャネル部直下の領域に上下パッシベーション膜で挟まれた光吸収膜を挿設したものである。この光吸収膜は、製造プロセス中のランプアニールに適合するように、所定波長領域の選択光吸収性に富みアニール工程中においては蓄熱膜としての熱源の機能を果し、しかもそれ自身が融溶変形しがたい高融点材質(耐

熱性材)と以って形成されている。この光吸収膜は主に製造プロセスにおけるチャネル部の固相成長を促進させる間接熱源としての意義を有するが、トランジスタの動作上の機能要素たるバックゲート電極とすべく導電性材質を以て形成しても良い。また、光吸収膜自体をバックゲート電極として利用するばかりでなく、例えば光吸収膜の形成工程において同質材を以て形成されたソース配線又はドレイン配線を有する構造を採用しても良い。

かかる構造を得るために、本発明の講じた薄膜トランジスタの製造方法は、透明基板上に下パッシベーション膜を被覆した後、この膜上のチャネル部形成予定領域において所定波長領域の選択光吸収性に富む高融点材質を以て少なくとも光吸収膜を形成してから、この光吸収膜を上パッシベーション膜で覆い、上下パッシベーション膜で挟まれた光吸収膜のサンドウィッチ構造を設ける。次に、光吸収膜上に直接又は間接に多結晶シリコンを用いた所要のチャネル部を形成した後、上記所定波長領域に適合する光源(例えばハロゲンラ

ンプ)を以てランプアールを施し、チャネル部を固相成長化させて多結晶シリコンの粒径を大きくする。

(作用)

このように、上下パッシベーション膜で挟まれた光吸収膜を透明基板とチャネル部との間に介在させた構造を採用すれば、ハロゲンランプ等により基板全体に対して光照射を行うと、照射光は透明基板自体を透過するが、光吸収膜には効率良く吸収されるので、これにより光吸収膜の温度が上昇し、これが高温となると共に、この光吸収膜自体が今度はその近傍の局部的熱源となり、熱伝導又は熱輻射によりチャネル部を加熱する。このため、チャネル部の多結晶シリコンの固相成長が促進され、グレインサイズの大きな多結晶シリコンが形成される。したがってトランジスタの特性上、オン電流容量が大きくなる。このランプアニール工程においては、透明基板自体は局部的熱源たる光吸収膜から伝導熱を主に受熱するが、透明基板は光吸収膜に比してその熱容量が相当大きく、且

つ光吸収膜は透明基板の片面上に小サイズに形成されているので、透明基板はヒートシンクとして機能し、高温には至らない。したがって、安価なハードガラス基板を用いても、基板変形が発生せず、上層の微細加工の障害が解消する。ここで注目すべきことは、光吸収膜の温度は透明基板の転位点以上(例えば700~800℃)に設定できることである。この利益は透明基板の変形を伴わずに固相成長温度の最適化に寄与し、オン電流容量の増大したトランジスタが実現される。またランプアニールの時間を従来の加熱炉使用の熱アニールの場合に比し、短時間(例えば1~2時間)で実行でき、スループットの増大が図れる。

この光吸収膜及びその上下パッシベーション膜はランプアニール時における光吸収膜直下の透明基板から発生する不純物のチャネル部への侵入を阻止する。勿論、下パッシベーション膜の膜厚は充分厚いことが望ましいが、光吸収膜直下の部分が熱伝導で加熱されるだけであるから、下パッシベーション膜厚が薄くても、光吸収膜自体が不純

物侵入のバリアとして機能する。一方、上パッシベーション膜は光吸収膜からの不純物がチャネル部へ侵入することを防止するものであるが、光吸収膜の材質が高融点材料である故、蒸発不純物量が少ないので、上パッシベーション膜厚は比較的薄くても良い。

光吸収膜は上記製造プロセス上において意義を有するだけでなく、バックゲート電極としての使用も可能で、この場合は工程数の削減が図れる。また、光吸収膜の形成工程においてこれとは別にソース配線又はドレイン配線の同時形成も可能であり、これも工程数の減少につながる。

(実施例)

次に、本発明の実施例を添付図面に基づいて説明する。

第1図(A)は本発明の低温プロセスに適用される実施例に係る薄膜トランジスタの構造を示す縦断面図で、第1図(B)は同構造の平面図である。

この多結晶シリコン薄膜トランジスタの構造は、

安価なハードガラス基板1が用いられ、この上に全面被覆したシリコン酸化膜又は窒化シリコン膜の下パッシベーション膜12と、この膜12上の小サイズ領域に形成された厚さ2000~3000Å程度でタングステン、モリブデン、チタン、シリサイド、シリコンなどの高融点材質の光吸収膜13と、この膜13を被覆する上パッシベーション膜14と、光吸収膜13の直上の上パッシベーション膜14上に相離間して形成されたリン・ドーパのソース膜15及びドレイン膜16と、ソース膜15とドレイン膜16との間に重なり余裕をもったアンドープの多結晶シリコン膜たるチャネル膜17と、チャネル膜17上にMOS部を構成すべきゲート絶縁膜たる薄いシリコン酸化膜18及びN型高濃度の多結晶シリコンのゲート電極19と、ゲート電極19等を覆う層間絶縁膜としての厚いシリコン酸化膜20と、ソース膜15及びドレイン膜16にコンタクトホールを介して導電接触するアルミニウムのソース電極21及び透明電極(ITO)としての画素電極(ドレイン電極)22と、を備えるものである。

み法によりリン・ドーパの多結晶シリコン膜を被覆してから、バターンニングによりソース膜15及びドレイン膜16を形成する。次に、第2図(D)に示すように、ソース膜15及びドレイン膜16上に多結晶シリコン膜を全面被覆し、これをバターンニングしてアンドープのチャネル膜5を形成する。

この時点でのチャネル膜5の多結晶シリコンの粒径は比較的小さいが、ここで基板全体はハロゲンランプを光源とする光照射によりランプアニール(中心波長1.1μm)が施される。照射光は透明なハードガラス基板1を透過するが、光吸収膜13の領域に当たる照射光はそれに効率良く吸収される。これにより光吸収膜13の温度が上昇し、これが高温となるので、光吸収膜13自体がその周囲に対する局部的熱源となり、熱伝導又は熱輻射によりチャネル膜17を加熱する。チャネル膜17が加熱されると、その多結晶シリコンが固相成長する。この固相成長の温度はチャネル膜17の温度、熱容量等に依存するが、チャネル膜17の温度はまた光照射の照度及び時間に依存している。本実施

光吸収膜13は第1図(B)に示す如く、その平面占有面積内にソース膜15及びドレイン膜16とチャネル膜17を含むような合せ余裕をもってバターンニングされたもので、またチャネル膜17の幅はソース膜15及びドレイン膜16のそれに比して狭くしてある。

この薄膜トランジスタにおいてチャネル膜17を得るまでのプロセスは、まず第2図(A)に示す如く、ハードガラス基板1を準備し、この上にシリコン酸化膜又は窒化シリコン膜などの下パッシベーション膜12をCVDにより全面被覆し、その上にスパッタリング等により厚さ2000~3000Å程度の高融点材質膜(例えば、タングステン、モリブデン、チタン、シリサイド、シリコン)を形成した後、この膜をバターンニングして光吸収膜13を得る。次に、第2図(B)に示す如く、光吸収膜14上に厚さ500~1000Å程度の上パッシベーション膜14をCVDにより被覆する。次に、第2図(C)に示す如く、光吸収膜14の真上の上パッシベーション膜14上に低圧CVDあるいはイオン打込

例では光吸収膜13が極度に高温とならず、ある程度の定常温度を維持させるため、光照射を間欠的に実行した。また固相成長時のチャネル膜17の温度を700~800℃で維持することができた。この温度はハードガラス基板1の転位点を越える温度である。しかもアニール時間を1~2時間まで短縮することができた。このランプアニール工程によってグレインサイズの大きな多結晶シリコンが得られ、オン電流容量を増加でき、また固相成長処理の短時間化によってスループットを増大できるが、最大の利益は安価なハードガラス基板1に変形が生じないことであり、微細加工性とTFTのフラット性が損なわれずに済む。光照射によって光吸収膜13が局部的熱源として昇温され、その周囲に対して間接的に加熱するものであるから、ハードガラス基板1自体は直接加熱されず、むしろヒートシンクとして機能しているので、ガラス転位点以下の温度に抑制維持できるからである。

この光吸収膜13はアニール工程において不純物

のバリア膜としても機能する。アニール工程においては光吸収膜13下のハードガラス基板1が加熱され、不純物の逆拡散によりチャネル膜17が汚染されるおそれがあるが、光吸収膜13がその逆拡散による不純物侵入を防止する。光吸収膜13自体からの不純物拡散も考えられるが、高融点材質であるから蒸発不純物量自体が微量である点と上バッシベーション膜14による拡散阻止によって左程問題とはならない。

このランブアニール工程以降は通常のプロセスにより上層の薄膜形成が行なわれ、第1図(A)に示すような薄膜構造が得られるが、上記のランブアニール工程と同時に熱酸化膜としてのゲート酸化膜も形成することができる。

第3図は本発明の第2実施例に係る薄膜トランジスタの構造を示す縦断面図である。なお、第3図において第1図(A)に示す部分と同一部分には同一参照符号を付し、その説明は省略する。

この実施例は下バッシベーション膜12上の光吸収膜13aの両脇にこれと離間したソース配線13b

及びドレイン配線13cを有しており、ソース配線13bは上層のソース膜15に、ドレイン配線13cは上層のドレイン膜16に夫々導電接触している。このソース配線13b及びドレイン配線13cは光吸収膜13aの形成工程において同時に形成される。したがってソース配線13b及びドレイン配線13cは光吸収膜13aと同材質で構成されているが、その材質は導電性材料である。この実施例によれば、光吸収膜13aの材質が導電性を有し、膜材料の選択自由度が若干減るものの、第1実施例に比して、工程数が減る利益がある。勿論、チャネル膜17のランブアニール工程においては、このソース配線13b及びドレイン配線13cも光吸収膜13aと同様な局所的熱源として有効に機能する。

第4図は本発明の第3実施例に係る薄膜トランジスタの構造を示す縦断面図である。なお、第4図において第1図(A)に示す部分と同一部分には同一参照符号を付し、その説明は省略する。

この実施例の構造は第1実施例のそれとほぼ同一の薄膜構造であるが、光吸収膜23はバックゲー

ト電極として用いられる。したがって、チャネル膜17の直下の上バッシベーション膜14はゲート絶縁膜として機能する。かかる構造によればオン電極容量の倍加が実現される。

なお、上記各実施例は低温プロセスに適合する薄膜トランジスタの構造を示してあるが、多結晶シリコン膜の一部をアンドープのチャネル部としその両側をソース部及びドレイン部とする構造の高温プロセスに適合する薄膜トランジスタ構造においても、光吸収膜を設けても良い。

〔発明の効果〕

以上説明したように、本発明は多結晶シリコンのチャネル部の近傍にランブアニールにおける局所的熱源たり得る光吸収膜を設けた点に特徴を有するものであるから、次の効果を奏する。

① ランブアニール工程においては、基板温度を転位点以下に維持したまま、チャネル部の多結晶シリコンを基板の転位点以上で固相成長化できるから、基板の変形を伴わずにオン電流容量を増加できる。換言すれば、低転位点の安価なガラス基

板の使用が可能となる。

② 基板全体を加熱炉内で長時間加熱する全体加熱法でなく、局部加熱法であり、しかも基板転位点以上の高温の固相成長も可能であるから、短時間処理が可能となり、スループットがすこぶる改善される。

③ 光吸収膜はまた固相成長中において基板内から発生する不純物のチャネル部に対する侵入保護膜として機能するから、トランジスタ特性の品質を高めることができる。

④ また、下バッシベーション膜上で光吸収膜に離間しており、これと同材質を以てソース配線又はドレイン配線が形成された構造においては、上記の構造をとる薄膜トランジスタの製造方法に比して工程数を削減することができる。

⑤ 更に、光吸収膜がバックゲート電極として導電性材で形成されている構造においては、オン電流容量を倍加できる。

4.図面の簡単な説明

第1図(A)は本発明の低温プロセスに適用さ

れる実施例に係る薄膜トランジスタの構造を示す縦断面図で、第1図(B)は同構造の平面図である。

第2図(A)乃至(D)は夫々同実施例における要部プロセスを説明するための縦断面図である。

第3図は本発明の第2実施例に係る薄膜トランジスタの構造を示す縦断面図である。

第4図は本発明の第3実施例に係る薄膜トランジスタの構造を示す縦断面図である。

第5図は従来の低温プロセスに適用される薄膜トランジスタの構造を示す縦断面図である。

第6図(A)、(B)は同従来構造においてチャンネル膜を得るまでの工程を説明するための縦断面図である。

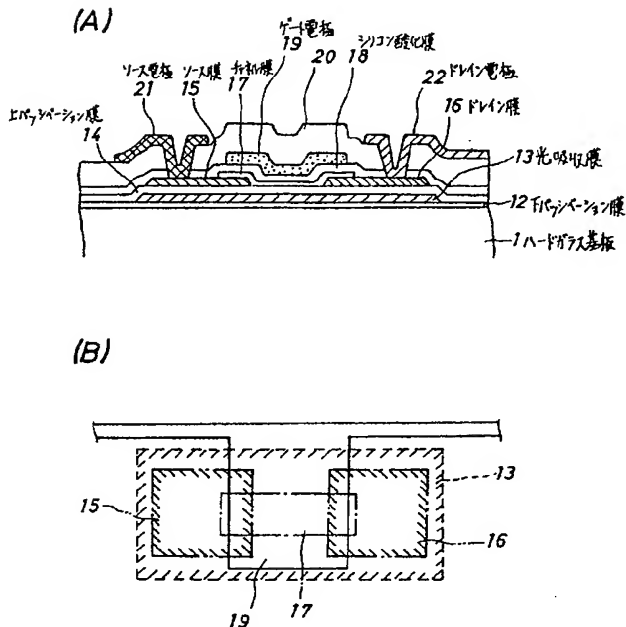
(主要符号の説明)

- 1…ハードガラス基板、
- 12…下パッシベーション膜
- 13, 13a, 23…光吸収膜
- 14…上パッシベーション膜
- 15…ソース膜

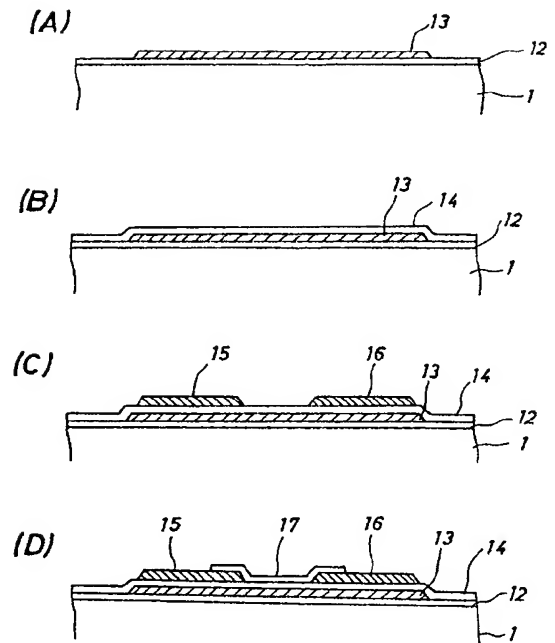
- 16…ドレイン膜
- 17…チャンネル膜
- 18…シリコン酸化膜
- 19…ゲート電極
- 20…層間絶縁膜としてのシリコン酸化膜
- 21…ソース電極
- 22…画素電極(ドレイン電極)
- 13b…ソース配線
- 13c…ドレイン配線。

特許出願人 セイコーエプソン株式会社
代理人 弁理士 鈴木 喜三郎
(他 1名)

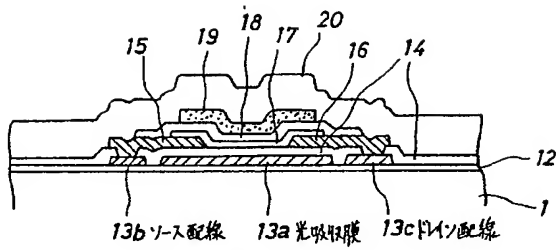
第1図



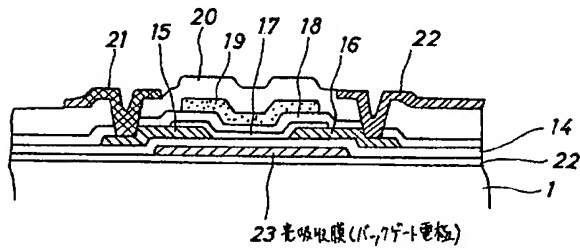
第2図



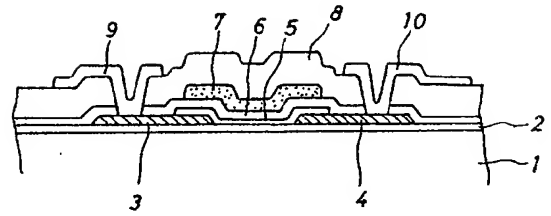
第3図



第4図



第5図



第6図

